



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원번호 : 10-2003-0006830  
Application Number

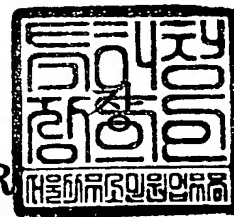
출원년월일 : 2003년 02월 04일  
Date of Application FEB 04, 2003

출원인 : 아남반도체 주식회사  
Applicant(s) ANAM SEMICONDUCTOR., Ltd.



2003 년 11 월 13 일

특 허 청  
COMMISSIONER



## 【서지사항】

|            |  |
|------------|--|
| 【서류명】      | 특허출원서  |
| 【권리구분】     | 특허   |
| 【수신처】      | 특허청장   |
| 【참조번호】     | 0152   |
| 【제출일자】     | 2003.02.04   |
| 【발명의 명칭】   | 모스펫 소자 제조 방법   |
| 【발명의 영문명칭】 | METHOD FOR MANUFACTURING MOSFET DEVICES  |
| 【출원인】      |  |
| 【명칭】       | 아남반도체 주식회사   |
| 【출원인코드】    | 1-1998-002671-9  |
| 【대리인】      |  |
| 【성명】       | 장성구  |
| 【대리인코드】    | 9-1998-000514-8  |
| 【포괄위임등록번호】 | 1999-068046-1  |
| 【대리인】      |  |
| 【성명】       | 김원준  |
| 【대리인코드】    | 9-1998-000104-8  |
| 【포괄위임등록번호】 | 1999-068052-0  |
| 【발명자】      |  |
| 【성명의 국문표기】 | 고관주  |
| 【성명의 영문표기】 | KOH, Kwan Ju   |
| 【주민등록번호】   | 691123-1622428   |
| 【우편번호】     | 420-729  |
| 【주소】       | 경기도 부천시 원미구 중4동 금강마을 407-101   |
| 【국적】       | KR   |
| 【심사청구】     | 청구   |
| 【취지】       | 특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인<br>장성구 (인) 대리인<br>김원준 (인) |
| 【수수료】      |  |
| 【기본출원료】    | 9 면 29,000 원   |
| 【가산출원료】    | 0 면 0 원  |



1020030006830

출력 일자: 2003/11/19

|          |                   |   |         |   |
|----------|-------------------|---|---------|---|
| 【우선권주장료】 | 0                 | 건 | 0       | 원 |
| 【심사청구료】  | 7                 | 항 | 333,000 | 원 |
| 【합계】     | 362,000           |   |         | 원 |
| 【첨부서류】   | 1. 요약서·명세서(도면)_1통 |   |         |   |

**【요약서】****【요약】**

본 발명은 엘리베이티드 소오스/드레인(elevated source/drain) 영역을 형성할 수 있고 문턱전압 조절의 안정성을 확보할 수 있는 모스펫 소자를 제조하는 방법에 관한 것이다. 종래의 모스펫 소자 제조 방법은 고집적 모스펫 소자에서 요구되는 과도 얇은 접합(Ultra Shallow Junction)을 형성하기 어렵기 때문에, 엘리베이티드 소오스/드레인 영역을 형성하기 위한 공정 기술이 필요로 하게되는 문제점이 있다. 또한 이온 주입된 도펀트의 분포 상태가 후속의 열공정을 거치면서 변하게 되는 바 모스펫 소자에서의 문턱전압의 조절이 안정적이지 못한 단점이 있다. 본 발명은 실리콘 기판에 대한 건식식각, 문턱전압 조절용 이온주입등을 차례로 수행함으로써 모스펫 소자의 소오스/드레인 영역 형성을 위한 공정 조건을 그대로 사용하면서도 엘리베이티드 소오스/드레인 영역을 형성할 수 있게 되어 과도 얇은 접합(Ultra Shallow Junction)을 구현할 수 있다.

**【대표도】**

도 1h

**【색인어】**

모스펫, STI, 게이트

## 【명세서】

## 【발명의 명칭】

모스펫 소자 제조 방법{METHOD FOR MANUFACTURING MOSFET DEVICES}

## 【도면의 간단한 설명】

도 1a 내지 도 1h는 본 발명에 따른 모스펫 소자 제조 방법의 일 실시예를 공정별로 나타낸 단면도.

## 【발명의 상세한 설명】

## 【발명의 목적】

## 【발명이 속하는 기술분야 및 그 분야의 종래기술】

- <2> 본 발명은 모스펫(MOSFET) 소자 제조 방법에 관한 것으로, 특히, 엘리베이티드 소오스/드레인(elevated source/drain) 영역을 형성할 수 있고 문턱전압 조절의 안정성을 확보할 수 있는 모스펫 소자를 제조하는 방법에 관한 것이다.
- <3> 모스펫 소자의 게이트(gate)는 통상 폴리실리콘으로 형성된다. 이것은 폴리실리콘이 고융점, 박막 형성의 용이성, 라인 패턴의 용이성, 산화 분위기에 대한 안정성, 및 평탄한 표면 형성 등과 같은 게이트로서 요구되는 물성을 충분히 만족시키기 때문이다. 또한 실제 모스펫 소자에 적용함에 있어서 폴리실리콘 재질의 게이트는 인, 비소, 및 붕소 등의 도펀트를 함유함으로써 낮은 저항값을 구현하고 있다.
- <4> 그러나 모스펫 소자의 집적도가 증가함에 따라 미세 선폭상에서 요구하는 저저항을 구현하는 데는 한계가 있다.

<5> 종래의 모스펫 소자 제조 방법은 고집적 모스펫 소자에서 요구되는 과도 얇은 접합(Ultra Shallow Junction)을 형성하기 어렵기 때문에, 엘리베이티드 소오스/드레인 영역을 형성하기 위한 공정기술이 필요로 하게되는 문제점이 있다. 또한 이온 주입된 도펀트의 분포 상태가 후속의 열공정을 거치면서 변하게 되는 바 모스펫 소자에서의 문턱전압의 조절이 안정적이지 못한 단점이 있다.

【발명이 이루고자 하는 기술적 과제】

<6> 본 발명은 상술한 결점을 해결하기 위하여 안출한 것으로, 엘리베이티드 소오스/드레인 영역을 형성할 수 있고 아울러 문턱전압 조절의 안정성을 확보할 수 있는 모스펫 소자의 제조 방법을 제공하는데 그 목적이 있다.

【발명의 구성 및 작용】

<7> 이하, 첨부된 도면을 참조하여 본 발명에 따른 실시예를 상세히 설명하면 다음과 같다.

<8> 도 1a 내지 도 1h는 본 발명에 따른 모스펫 소자 제조 방법의 일 실시예를 공정별로 나타낸 단면도이다.

<9> 먼저, 도 1a와 같이 실리콘 기판(10)에 STI(Shallow Trench Isolation)를 선택적으로 형성하기 위해 기판(10)의 상측에 절연체(산화막)(12)를 선택적으로 형성한다.

<10> 도 1b와 같이 옥시데이션(oxidation) 후 표면에 LDD 임플란트(implant)를 실시하여 기판(10)의 상측 활성 영역(active area)에 LDD(14)를 형성한다. 이때 도핑(dopping) 농도는 달리할 수 있다.

<11> 도 1c와 같이 전표면에 나이트라이드(nitride)(16)를 증착(deposition)한다. 게이트가 형성될 영역의 나이트라이드(16) 전부 및 기판(10)의 일정 깊이까지 제거한다. 이때, 기판(10)

의 약 200Å 내지 1000Å 정도의 깊이 까지를 식각하는 한편, 도 1b의 옥시데이션 공정에서 형성된 산화막도 게이트가 형성될 영역에서 같이 제거된다.

<12> 도 1d와 같이 600℃ 내지 800℃의 온도에서 산화 공정을 실시하여 노출된 기판(10)에 약 100Å 정도 두께의 산화막(18)을 형성시키고 문턱전압을 조절하기 위해 기판(10) 상측에 이온을 주입한다. 이때, 산화 공정은 기판(10) 식각시에 발생된 식각 손상을 회복 시키고 문턱전압 조절을 위한 이온 주입시에 기판(10)의 손상을 방지하는 역할을 한다.

<13> 도 1e와 같이 산화막(18)을 습식 식각하여 제거한다. 게이트 절연막(20) 및 폴리실리콘(22)을 적층한다.

<14> 도 1f와 같이 나이트라이드(16) 표면까지를 화학적 기계적 연마(CMP)한다. 이때, 나이트라이드(16)를 엔드포인트(endpoint)로 이용한다.

<15> 도 1g와 같이 습식 식각하여 나이트라이드(16)를 제거한 후 전표면에 산화막(24)을 형성하고 전표면에 나이트라이드를 증착한 후 에치백(etchback)하여 게이트의 측벽(sidewall)(26)을 형성한다.

<16> 도 1h와 같이 게이트 양측에 소오스(28) 및 드레인(30) 형성을 위한 임플란트를 실시하고 드러난 산화막(24)을 제거한다. 이때, 도 1b의 옥시데이션 공정에서 형성된 산화막도 게이트 영역을 제외하고는 제거된다.

<17> 한편, 본 발명은 상술한 실시예에 국한되는 것이 아니라 후술되는 청구범위에 기재된 본 발명의 기술적 사상과 범주 내에서 당업자에 의해 여러 가지 변형이 가능하다.

**【발명의 효과】**

<18>       이상에서 설명한 바와 같이, 본 발명은 실리콘 기판에 대한 건식식각, 문턱전압 조절용 이온주입등을 차례로 수행함으로써 모스펫 소자의 소오스/드레인 영역 형성을 위한 공정 조건을 그대로 사용하면서도 엘리베이티드 소오스/드레인 영역을 형성할 수 있게 되어 과도 얇은 접합(Ultra Shallow Junction)을 구현할 수 있다.



**【특허청구범위】****【청구항 1】**

기판에 STI를 선택적으로 형성하기 위해 기판의 상측에 절연체를 선택적으로 형성하는 제 1 단계;

옥시데이션 후 표면에 LDD 임플란트를 실시하여 상기 기판의 상측 활성 영역에 LDD를 형성하는 제 2 단계;

전표면에 나이트라이드를 형성하는 제 3 단계;

게이트가 형성될 영역의 상기 나이트라이드 전부 및 상기 기판의 일정 깊이까지 제거하는 제 4 단계;

노출된 상기 기판에 산화막을 형성시키는 제 5 단계;

문턱전압을 조절하기 위해 상기 기판 상측에 이온을 주입하는 제 6 단계;

상기 산화막을 제거하는 제 7 단계;

게이트 절연막 및 폴리실리콘을 적층하는 제 8 단계;

상기 나이트라이드 표면까지를 연마하는 제 9 단계;

상기 나이트라이드를 제거한 후 전표면에 산화막 및 나이트라이드를 차례로 형성하는 제 10 단계;

불필요한 나이트라이드를 제거하여 게이트의 측벽을 형성하는 제 11 단계;

게이트 양측에 소오스 및 드레인 형성을 위한 임플란트를 실시하는 제 12 단계; 및  
드러난 산화막을 제거하는 제 12 단계를 포함하는 모스펫 소자 제조 방법.

**【청구항 2】**

제 1 항에 있어서, 상기 기판은 실리콘 기판인 모스펫 소자 제조 방법.

**【청구항 3】**

제 1 항에 있어서, 상기 절연체는 산화막인 모스펫 소자 제조 방법.

**【청구항 4】**

제 1 항에 있어서, 상기 일정 깊이는 200Å 내지 1000Å인 모스펫 소자 제조 방법.

**【청구항 5】**

제 1 항에 있어서, 상기 제 5 단계는 600℃ 내지 800℃의 온도에서 산화 공정을 실시하여 노출된 상기 기판에 100Å 두께의 산화막을 형성시키는 모스펫 소자 제조 방법.

**【청구항 6】**

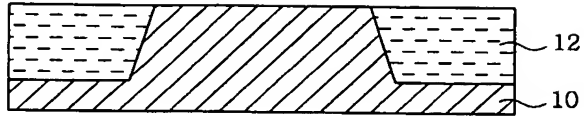
제 1 항에 있어서, 상기 연마는 화학적 기계적 연마인 모스펫 소자 제조 방법.

**【청구항 7】**

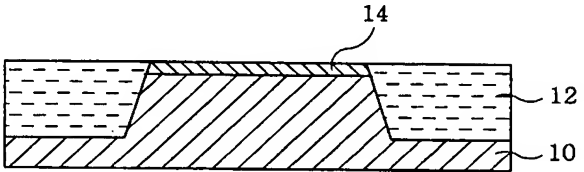
제 1 항에 있어서, 상기 제 11 단계는 에치백하여 상기 불필요한 나이트라이드를 제거하는 모스펫 소자 제조 방법.

【도면】

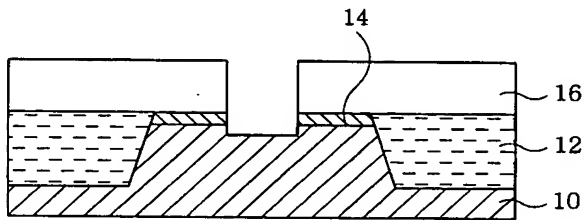
【도 1a】



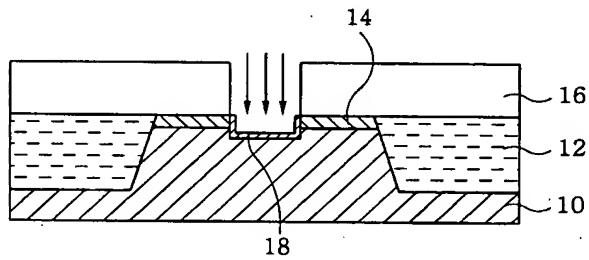
【도 1b】



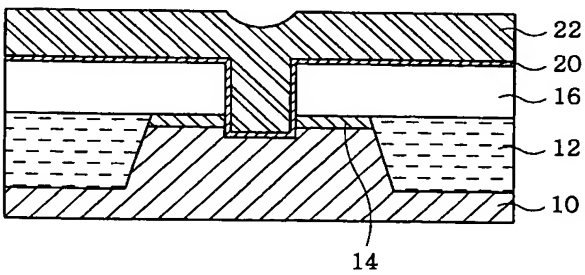
【도 1c】



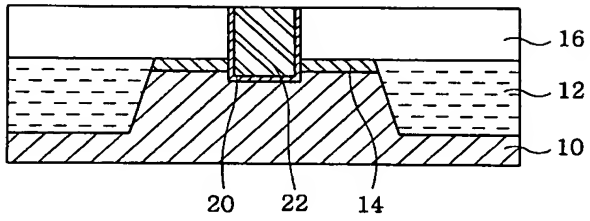
【도 1d】



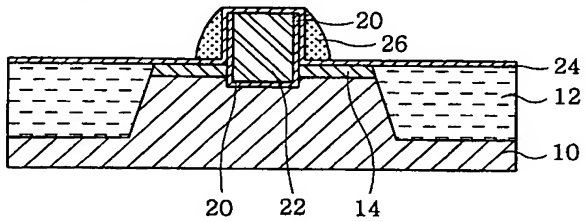
【도 1e】



【도 1f】



【도 1g】



【도 1h】

